

完全替换 PCA82C250 的 TJA1040 高速 CAN 总线收发器

特征

- 完全符合 ISO 11898 标准
- 速度高（高达 1Mbaud）
- 电磁辐射（EME）非常低
- 差分接收器具有较宽的共模范围，可抗电磁干扰（EMI）
- 处于不上电状态的收发器会从总线脱离（零负载）
- 输入级符合 3.3V 和 5V 的器件
- 如果使用分裂终端，电压源可以稳定隐性总线电平（进一步改善 EME）
- 至少可以连接 110 个节点
- 消耗电流极低的待机模式，具有通过总线唤醒（远程）的功能
- 发送数据（TXD）显性超时功能
- 在汽车的瞬态环境下对总线引脚进行保护
- 防止总线引脚和引脚 SPLIT 对电池和对地短路
- 热保护

总体描述

TJA1040 是控制器局域网（CAN）协议控制器和物理总线之间的接口。它主要应用在客车的高速应用上，速度可达 1Mbaud。TJA1040 为总线提供差动的发送功能，为 CAN 控制器提供差动的接收功能。

在引脚和功能上，TJA1040 是 PCA82C250/251 高速 CAN 收发器的后继产品。而且，它的引脚和 TJA1050 一致。TJA1040 有优秀的 EMC 性能，而且在不上电状态下有理想的无源性能，它还提供低功耗管理，支持远程唤醒。

快速参考数据

助记符	参数	条件	最小值	最大值	单位
V _{CC}	电源电压		4.75	5.25	V
I _{CC}	电源电流	待机模式	5	15	μA
V _{CANH}	引脚 CANH 的直流电压	0 < V _{CC} < 5.25V; 无时间限制	-27	+40	V
V _{CANL}	引脚 CANL 的直流电压	0 < V _{CC} < 5.25V; 无时间限制	-27	+40	V
V _{SPLIT}	引脚 SPLIT 的直流电压	0 < V _{CC} < 5.25V; 无时间限制	-27	+40	V
T _{vj}	实际连接点温度		-40	+150	°C
V _{esd(HBM)}	所有引脚的静电放电电压	人体模型 (HBM)	-4	+4	kV
t _{PD(TXD-RXD)}	TXD 到 RXD 的传播延迟	V _{STB} =0V	-	255	ns

订购信息

型号	封装		
	名字	描述	版本
TJA1040T	SO8	塑料小型封装; 8 引脚; 片宽 3.9mm	SOT96-1

结构图

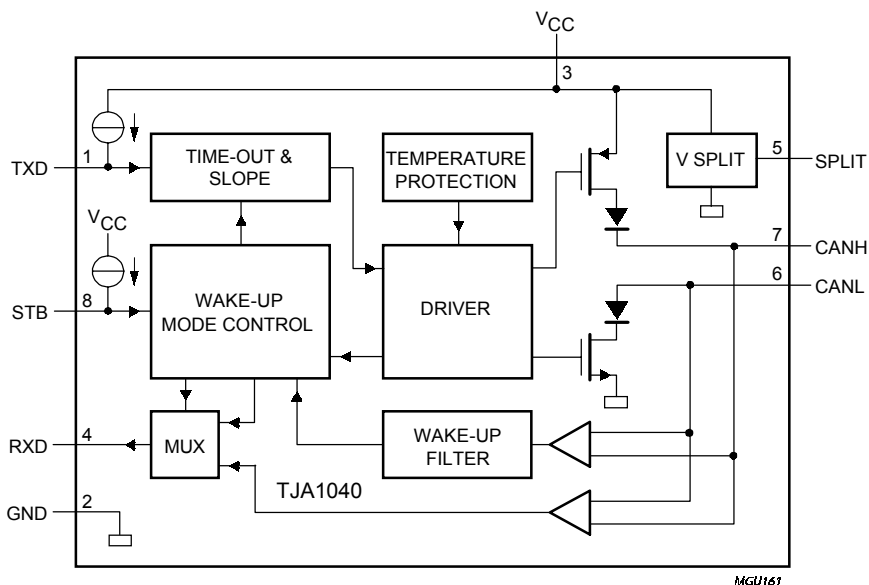


图 1 结构图

引脚

助记符	引脚	描述
TXD	1	发送数据输入
GND	2	接地
V _{CC}	3	电源电压
RXD	4	接收数据输出；从总线读出数据
SPLIT	5	共模稳压输出
CANL	6	低电平 CAN 总线
CANH	7	高电平 CAN 总线
STB	8	待机模式控制输入

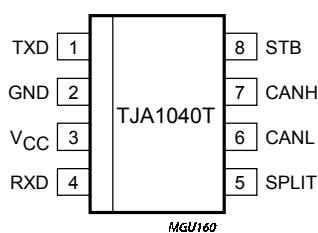


图 2 引脚配置

功能描述

工作模式

TJA1040 有两种工作模式，可以通过引脚 STB 选择。表 1 对这些操作模式有详细的描述。

表 1 工作模式

模式	引脚 STB	引脚 RXD	
		低	高
正常模式	L	总线显性	总线隐性
待机模式	H	检测到唤醒请求	没有检测到唤醒请求

正常模式

在这个模式中，收发器可以通过总线 CANH 和 CANL 发送和接收数据。请看图 1 的结构图。差分接收器将总线上的模拟数据转换成数字数据，通过多路转换器 (MUX) 输出到 RXD。总线线路上输出信号的斜率是固定的并进行了优化，保证有很低的电磁辐射 (EME)。

待机模式

在这种模式中，发送器和接收器都关断，只用低功耗的差分接收器监控总线。

Vcc 上的电源电流减少到最小，但仍保证抗电磁干扰的性能，并能识别出总线上的唤醒事件。

在这种模式中，总线都端接到地，将电源电流 (Icc) 减到最小。在 RXD 的高端驱动器 (high-side driver) 上串联一个二极管，防止不上电状态下有反向电流从 RXD 流向 Vcc。在正常模式中，这个二极管被旁路。但它在待机模式中可以减少电流的消耗，所以没有被旁路。

分解网络

分解网络 (split circuit) 是一个 0.5Vcc 的直流稳压源。它只在正常模式中接通。待机模式时，引脚 SPLIT 悬空。分解网络可以通过将引脚 SPLIT 连接到分裂终端的中心抽头，来稳定隐性共模电压 (见图 3)。如果由于在网路中存在不上电的收发器，它们在总线和地之间有显著的漏电流，使隐性总线电压 < 0.5Vcc，分解网络会将这个隐性电压稳定为 0.5Vcc。因此，启动发送时不会在共模信号上产生阶跃，从而保证电磁辐射 (EME) 性能。

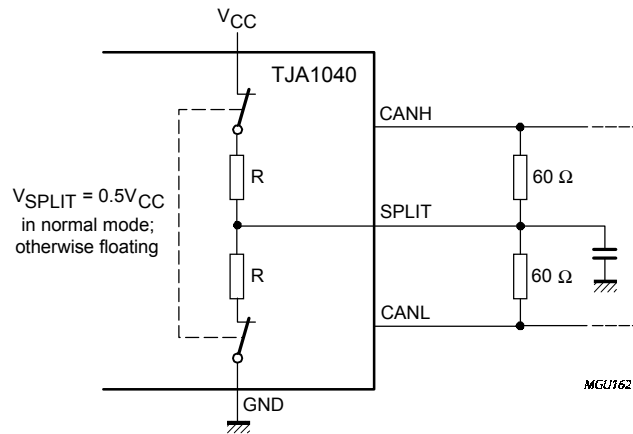


图 3 稳压电路举例

唤醒

在待机模式中，总线由低功耗的差分比较器监控。一旦低功耗的差分比较器检测到一个持续时间大于 t_{BUS} 的显性总线电平，引脚 RXD 变低 (电平)。

过热检测

输出驱动器在过热时会受到保护。如果实际连接点温度超过了 165°C，输出驱动器会被禁能，直到实际连接点温度低于典型的 165°C 后，TXD 才会再一次变成隐性。因此，输出驱动器的振幅不会受到温度漂移的影响。

TXD 显性超时功能

当引脚 TXD 由于硬件和 / 或软件程序的错误而被持续地置为低 (电平)，“TXD 显性超时”定时器电路可以防止总线进入持续的显性状态 (阻塞所有网络通讯)。这个定时器是由引脚 TXD 的负跳沿触发。

如果引脚 TXD 的低电平持续时间超过内部定时器的值 (t_{dom})，收发器会被禁能，强制使总线进入隐性状态。定时器用引脚 TXD 的正跳沿复位。TXD 显性超时时间 (t_{dom}) 定义了允许的最小位速率是 40kbaud。

自动防故障功能

引脚 TXD 提供了一个向 Vcc 的上拉，使引脚 TXD 在不使用时保持隐性电平。

引脚 STB 提供了一个向 Vcc 的上拉，当不使用引脚 STB 时使收发器进入待机模式。

如果 Vcc 掉电，引脚 TXD、STB 和 RXD 会变成悬空状态，以防止通过这些引脚产生反向电流。

极限值

根据绝对最大额定值系统(IEC 60134)。

助记符	参数	条件	最小值	最大值	单位
V _{CC}	电源电压		-0.3	+6	V
V _n	引脚 TXD、RXD 和 STB 的直流电压		-0.3	V _{CC} +0.3	V
V _{CANH}	引脚 CANH 的 DC 电压	0<V _{CC} <5.25V; 无时间限制	-27	+40	V
V _{CANL}	引脚 CANL 的 DC 电压	0<V _{CC} <5.25V; 无时间限制	-27	+40	V
V _{SPLIT}	引脚 SPLIT 的直流电压	0<V _{CC} <5.25V; 无时间限制	-27	+40	V
V _{itt}	引脚 CANH、CANL 和 SPLIT 的瞬态电压	根据 ISO 7637; 见图 5	-200	+200	V
T _{vj}	实际连接温度	注 1	-40	+150	°C
T _{stg}	存储温度		-55	+150	°C
V _{esd(HBM)}	所有引脚的静电放电电压	人体模型 (HBM); 注 2	-4	+4	kV
V _{esd(MM)}	所有引脚的静电放电电压	机械模型 (MM); 注 3	-200	+200	V

注:

1. 根据“IEC 60747-1”的连接点温度。T_{vj}的另一个定义是: T_{vj}=T_{amb}+P×R_{th(vj-a)}, 其中 R_{th(vj-a)}是一个固定值, 用于计算 T_{vj}。T_{vj}的额定值限制了功率消耗 (P) 和环境温度 (T_{amb}) 允许的组合。
2. 相当于一个 100pF 的电容通过一个 1.5kΩ 的电阻放电。
3. 相当于一个 200pF 的电容通过一个 0.75μH 的电感线圈和一个 25Ω 的电阻放电。

特性

V_{CC}=4.75~5.25V; T_{vj}=-40~+150°C; R_L=60Ω; 所有电压都是以地为参考; 正电流的方向是流进 IC 的方向; 除非另有说明; 注 1。

助记符	参数	条件	最小值	典型值	最大值	单位
电源 (引脚 V _{CC})						
I _{CC}	电源电流	待机模式	5	10	15	μA
		正常模式				
		隐性; V _{TXD} =V _{CC}	2.5	5	10	mA
	显性; V _{TXD} =0V	30	50	70	mA	
发送器数据输入 (引脚 TXD)						
V _{IH}	高电平输入电压		2	-	V _{CC} +0.3	V
V _{IL}	低电平输入电压		-0.3	-	+0.8	V
I _{IH}	高电平输入电流	V _{TXD} =V _{CC}	-5	0	+5	μA
I _{IL}	低电平输入电流	正常模式; V _{TXD} =0V	-100	-200	-300	μA
C _i	输入电容	未经测试	-	5	10	pF
待机 (模式) 输入 (引脚 STB)						
V _{IH}	高电平输入电压		2	-	V _{CC} +0.3	V

V_{IL}	低电平输入电压		-0.3	-	+0.8	V
I_{IH}	高电平输入电流	$V_{STB}=V_{CC}$	-	0	-	μA
I_{IL}	低电平输入电流	$V_{STB}=0V$	-1	-4	-10	μA
接收器数据输出(引脚 RXD)						
V_{OH}	高电平输出电压	待机模式; $I_{RXD}=-100\mu A$	$V_{CC}-1.1$	$V_{CC}-0.7$	$V_{CC}-0.4$	V
I_{OH}	高电平输出电流	正常模式; $V_{RXD}=V_{CC}-0.4V$	-0.1	-0.4	-1	mA
I_{OL}	低电平输出电流	$V_{RXD}=0.4V$	2	8.5	20	mA
共模稳压输出(引脚 SPLIT)						
V_o	输出电压	正常模式; $-500\mu A < I_o < +500\mu A$	$0.3V_{CC}$	$0.5V_{CC}$	$0.7V_{CC}$	V
$ I_L $	漏电流	待机模式	-	0	5	μA
总线(引脚 CANH 和 CANL)						
$V_{o(CANH)(reces)}$	引脚 CANH 的隐性输出电压	正常模式; $V_{TXD}=V_{CC}$; 无负载	2	$0.5V_{CC}$	3	V
		待机模式; 无负载	-0.1	0	0.1	V
$I_{o(CANH)(reces)}$	引脚 CANH 的隐性输出电流	$-27V < V_{CANH} < +32V$;	-2.5	-	+2.5	mA
$V_{o(CANL)(reces)}$	引脚 CANL 的隐性输出电压	正常模式; $V_{TXD}=V_{CC}$; 无负载	2	$0.5V_{CC}$	3	V
		待机模式; 无负载	-0.1	0	0.1	V
$I_{o(CANL)(reces)}$	引脚 CANL 的隐性输出电流	$-27V < V_{CANL} < +32V$;	-2.5	-	+2.5	mA
$V_{o(CANH)(dom)}$	引脚 CANH 的显性输出电压	$V_{TXD}=0V$	3.0	3.6	4.25	V
$V_{o(CANL)(dom)}$	引脚 CANL 的显性输出电压	$V_{TXD}=0V$	0.5	1.4	1.75	V
$V_{o(dom)(m)}$	匹配 CANH 和 CANL 之间的显性输出电压		-	-	tbf	V
$V_{O(dif)(bus)}$	差分总线输出电压 ($V_{CANH}-V_{CANL}$)	$V_{TXD}=0V$; 显性; $45 < R_L < 65 \Omega$	1.5	-	3.0	V
		$V_{TXD}=V_{CC}$; 隐性; 无负载	-50	0	+50	mV
$I_{O(CANH)(sc)}$	引脚 CANH 的短路输出电流	$V_{CANH}=0V$; $V_{TXD}=0V$	-45	-70	-95	mA
$I_{O(CANL)(sc)}$	引脚 CANL 的短路输出电流	$V_{CANL}=40V$; $V_{TXD}=0V$	45	70	100	mA
$V_{dif(th)}$	差分接收器阈值电压	$V_{CANH} > -12V$; $V_{CANL} < 12V$; 正常模式(见图6)	0.5	0.7	0.9	V
		待机模式	0.5	0.7	1	V

$V_{\text{dif(hys)}}$	差动接受器的滞后电压	正常模式; $V_{\text{CANH}} > -12\text{V};$ $V_{\text{CANL}} < 12\text{V};$	50	70	100	mV
$R_{\text{i(cm)}}$	共模输入阻抗	正常模式	15	25	35	k Ω
$R_{\text{i(cm)(m)}}$	引脚 CANH 和 CANL 之间的共模输入阻抗之比	$V_{\text{CANH}}=V_{\text{CANL}}$	-3	0	+3	%
$R_{\text{i(dif)}}$	差动输入阻抗		25	50	75	k Ω
$C_{\text{i(cm)}}$	共模输入电容	$V_{\text{TXD}}=V_{\text{CC}}$; 未经测试	-	-	20	pF
$C_{\text{i(dif)}}$	差动输入电容	$V_{\text{TXD}}=V_{\text{CC}}$; 未经测试	-	-	10	pF
I_{LI}	输入漏电流	$V_{\text{CC}}=0\text{V};$ $V_{\text{CANH}}=V_{\text{CANL}}=5\text{V}$	-5	0	+5	μA
停机温度						
$T_{\text{j(sd)}}$	断开连接温度		155	165	180	$^{\circ}\text{C}$
时序特性 (见图 8)						
$t_{\text{d(TXD-BUSon)}}$	TXD 到总线激活的迟滞	正常模式	tbf	tbf	110	ns
$t_{\text{d(TXD-BUSoff)}}$	TXD 到总线停止的迟滞		tbf	tbf	95	ns
$t_{\text{d(BUSon-RXD)}}$	总线激活到 RXD 的迟滞		tbf	tbf	115	ns
$t_{\text{d(BUSoff-RXD)}}$	总线停止到 RXD 的迟滞		tbf	tbf	160	ns
$t_{\text{dom(TXD)}}$	TXD 显性超时	$V_{\text{TXD}}=0\text{V}$	300	600	1000	μs
t_{BUS}	通过总线唤醒的显性时间	待机模式	tbf	2	tbf	μs
$t_{\text{d(stb-norm)}}$	待机模式到正常模式的迟滞		tbf	20	tbf	μs
$t_{\text{PD(TXD-RXD)}}$	TXD 到 RXD 的传播延迟	$V_{\text{STB}}=0\text{V}$	-	-	255	ns

注:

1. 所有参数在实际连接温度范围内得到保证, 但晶片级的电路板只在 125 $^{\circ}\text{C}$ 的环境温度下测试过所有参数, 封装的产品是在 25 $^{\circ}\text{C}$ 的环境温度下全部测试过。

测试和应用信息

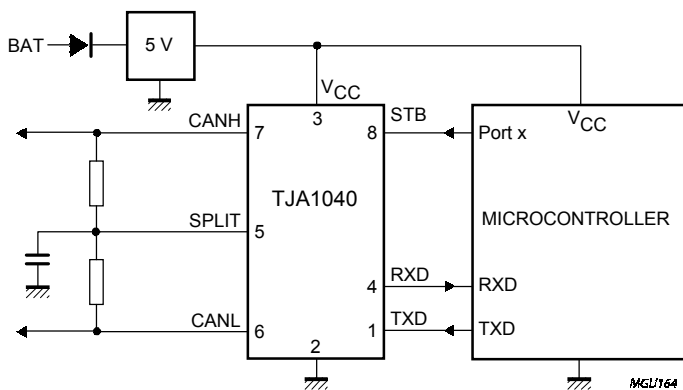
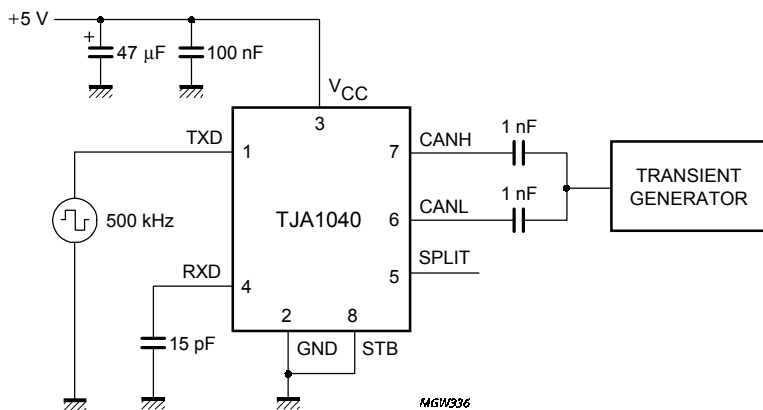


图 4 5V 微控制器的典型应用



根据 ISO 7637 第一部分使用瞬态波形，测试脉冲 1、2、3a、3b、5、6 和 7

图 5 汽车暂态的测试电路

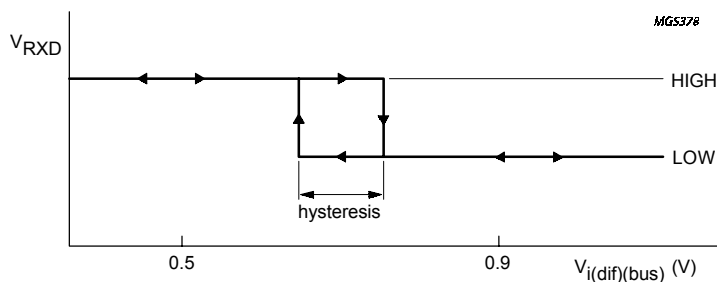


图 6 接收器滞后

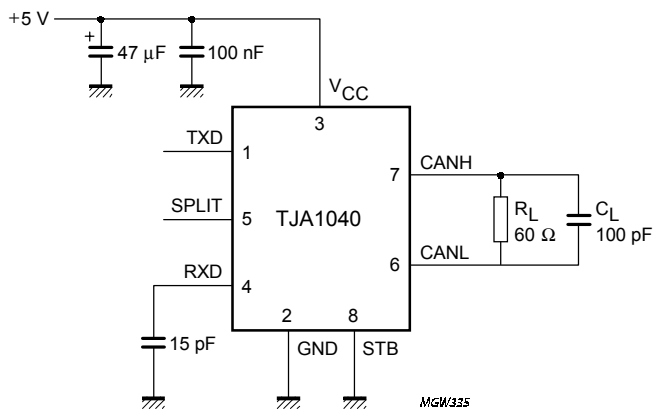
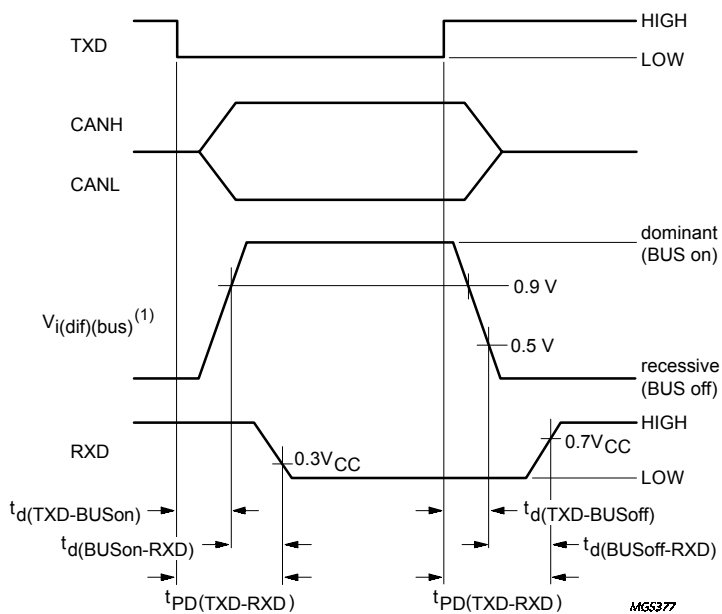


图7 时序特性的测试电路

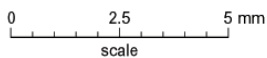
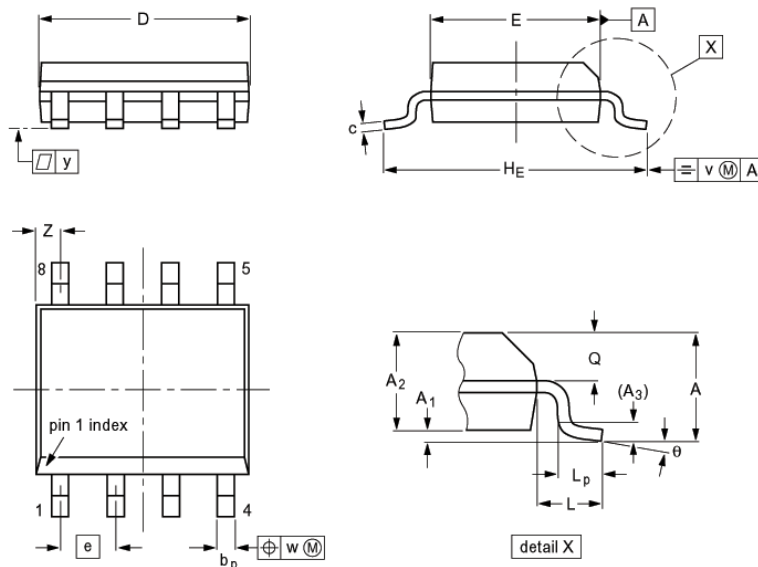


(1) $V_{i(dif)(bus)} = V_{CANH} - V_{CANL}$.

图8 时序图

封装外形

SO8: 塑质的小型封装; 8 引脚; 片宽 3.9mm



DIMENSIONS (inch dimensions are derived from the original mm dimensions)

UNIT	A max.	A ₁	A ₂	A ₃	b _p	c	D ⁽¹⁾	E ⁽²⁾	e	H _E	L	L _p	Q	v	w	y	Z ⁽¹⁾	θ
mm	1.75	0.25 0.10	1.45 1.25	0.25	0.49 0.36	0.25 0.19	5.0 4.8	4.0 3.8	1.27	6.2 5.8	1.05	1.0 0.4	0.7 0.6	0.25	0.25	0.1	0.7 0.3	8° 0°
inches	0.069	0.010 0.004	0.057 0.049	0.01	0.019 0.014	0.0100 0.0075	0.20 0.19	0.16 0.15	0.050	0.244 0.228	0.041	0.039 0.016	0.028 0.024	0.01	0.01	0.004	0.028 0.012	

Notes

1. Plastic or metal protrusions of 0.15 mm maximum per side are not included.
2. Plastic or metal protrusions of 0.25 mm maximum per side are not included.

OUTLINE VERSION	REFERENCES				EUROPEAN PROJECTION	ISSUE DATE
	IEC	JEDEC	EIAJ			
SOT96-1	076E03	MS-012				97-05-22 99-12-27